

Japanese Laid-Open Utility Model Application No. 63-
84946

This Utility Model Application discloses a probe card comprising a first probe card (21) and a second probe card (28), wherein the second probe card is movable relative to the first probe card in X and Y directions in a horizontal plane and up-and-down directions. The first probe card (21) supports a plurality of first conductive probes (22) which are brought into contact with electrode pads of a semiconductor wafer on which many semiconductor elements are simultaneously formed. The second probe card (28) is located above the first probe card (21), and supports a plurality of second conductive probes (29) which are located inside the first conductive probes (22).

公開実用 昭和63- 84946

⑩ 日本国特許庁 (JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報 (U)

昭63- 84946

⑬ Int.Cl.

H 01 L 21/66
G 01 R 1/073
31/26
// G 01 R 31/02

識別記号

厅内整理番号
7168-5F
E-6912-2G
J-7359-2G
6829-2G

⑭ 公開 昭和63年(1988)6月3日

審査請求 未請求 (全頁)

⑮ 考案の名称 プローブカード

⑯ 実 頼 昭61-179553

⑰ 出 頼 昭61(1986)11月20日

⑱ 考案者 市井 豊一 滋賀県大津市晴嵐2丁目9番1号 関西日本電気株式会社
内

⑲ 出願人 関西日本電気株式会社 滋賀県大津市晴嵐2丁目9番1号

⑳ 代理人 弁理士 江原 省吾

明細書

1. 考案の名称

プロープカード

2. 実用新案登録請求の範囲

(1) 多数の半導体素子が一括して形成された半導体ウエハ上の電極パッドに接触する第1の導電性測子が複数本支持された第1のプロープカードと、該第1のプロープカードの上方に配置され、上記第1の導電性測子の内側に配設される第2の導電性測子が複数本支持された第2のプロープカードとで構成されたプロープカードに於いて、

上記第2のプロープカードを第1のプロープカードに対して水平面内のX・Y方向及び上下方向に移動可能に配設したことを特徴とするプロープカード。

3. 考案の詳細な説明

産業上の利用分野

本考案はプロープカードに関し、詳しく述べ半導体ウエハに於ける各半導体素子の電気的特性

(1)

158

実明63-84946

試験に用いられるプロープカードに関するもの
である。

従来の技術

IC及びトランジスタ等の半導体装置の製造における特性検査は、まず多数の半導体素子を形成した半導体ウエハの状態で行われる。このとき、上記半導体素子を順次特性検査して、その測定結果が不良と出たものにはウエハ表面の不良ペレット区画に適宜の手段で不良マークを付し、上記半導体ウエハを細分割して半導体ペレットを得、この半導体ペレット上の不良マークを光学的に識別して選別し良品のみを後工程であるペレットマウント工程に供給する。

上記半導体ウエハ検査装置の従来例を第3図乃至第7図を参照しながら説明する。同図に於いて、(1)は半導体ウエハ(以下、単にウエハと称す)で、多数個の半導体素子(2)を形成している。(3)は上記ウエハ(1)を真空吸引手段等の適宜な手段で保持する可動ステージで、上下方向、水平なX Y方向及び水平面で

(2)

のθ方向で間欠動してウエハ(1)における所望の素子領域(2)(2)…を検査ポジションに移送し位置決めする。(4)は上記可動ステージ(3)の上方定位置に配置されたプローブカード、(5)はこのプローブカード(4)を支持するソケット、(6)は特性検査回路である。上記プローブカード(4)は例えば第4図及び第5図に示すように中央に窓孔(7)を有し、この窓孔(7)から下方のウエハ(1)へ向けて複数本の導電性測子(8)(8)…が、その各々の下端が1つの素子(2)表面の電極パッド(9)(9)…に対応する配列で突出するように取付けられている。各導電性測子(8)(8)…はプローブカード(4)上に形成された配線パターン(10)(10)…により導出され、ソケット(5)を介して特性検査回路(6)に電気的に接続される。

上記ウエハ(1)の各素子(2)(2)…を特性検査するに際しては、先ず可動ステージ(3)を間欠動させて所望の素子(2)を検査

(3)

ポジションに移送し、プロープカード（4）の各導電性測子（8）（8）……の下端を上記素子（2）の電極パッド（9）（9）……に接触させて特性検査を行う。

ところで、上記特性検査ではウエハ（1）の各素子（2）（2）……は順次処理されるので作業性が著しく低かった。そこで、複数の素子（2）（2）……を一括して特性検査するプロープカードが提案されている。このプロープカードは例えば、第6図及び第7図に示すように複数（図では4個）の素子（2）（2）……に対応する領域の電極パッド（9）（9）……に接触する第1の導電性測子（11）（11）が窓孔（12）から下方へ突出するように複数本支持された第1のプロープカード（13）と、上記第1の導電性測子（11）（11）……の内側に配設され、上記素子（2）（2）……の内側領域の電極パッド（9）（9）……に接触する第2の導電性測子（14）（14）……が窓孔（15）から突出するよう複数本支持された第2のプロープカード（16）

（4）

とを互いに上下2段に固定配置した構造のものである。上記第1・2の導電性測子(11)(14)…は夫々のプローブカード(13)(16)上に形成された配線パターン(17)(18)…により導出され、ソケット(19)を介して特性検査回路に電気的に接続される。

考案が解決しようとする問題点

ところで、上記2段式のプローブカード(20)に於いて、第1のプローブカード(13)の第1の導電性測子(11)と第2のプローブカード(16)の第2の導電性測子(14)の位置合わせや接触圧を均一にする等の調整が難しかった。また、1本の導電性測子の不具合でプローブカード全体を交換しなければならぬのでコスト高となる問題点があった。

問題点を解決するための手段

本考案は上記問題点に鑑みて提案されたもので、この問題点を解決するための技術的手段は半導体ウエハに多数個一括して形成された複数の半導体素子の電極パッドに接触する第1の導

電性測子が複数本支持された第1のプローブカードと、該第1のプローブカードの上方に配置され、上記第1の導電性測子の内側に配設される第2の導電性測子が複数本支持された第2のプローブカードとで構成されたプローブカードに於いて、上記第2のプローブカードを第1のプローブカードに対して水平面内のX・Y方向及び上下方向に移動可能に配設したことを特徴とするプローブカードである。

作用

本考案では、第2のプローブカードを第1のプローブカードに対して水平面内のX・Y方向及び上下方向に移動可能に配設したので、第1・2のプローブカードの位置合わせ等の微調整が可能となる。また、夫々のプローブカードを独立させて配設するので、プローブカード単独での交換が可能となる。

実施例

本考案に係るプローブカードの一実施例を第1図及び第2図を参照しながら説明する。但し

(6)

、第6図及び第7図と同一部分には同一参照符号を付して説明は省略する。本考案の特徴は第2のプロープカードを第1のプロープカードに対して水平面内のX・Y方向及び上下方向に移動可能に配設したことである。即ち、同図に於いて、(21)は複数の素子(2)(2)…に対応する電極パッド(9)(9)…に接触する第1の導電性測子(22)(22)…が窓孔(23)から下方へ突出するよう複数本支持された第1のプロープカードで、その一端はソケット(24)を介してヒンジ(25)に回転自在に取り付けられる。(26)は上記第1のプロープカード(21)に装着されたX-Yテーブル等のX・Y駆動機構、(27)は該X・Y駆動機構(26)に装着された昇降機構、(28)は素子(2)(2)…の内側領域の電極パッド(9)(9)…に接触する第2の導電性測子(29)(29)…が窓孔(30)から下方へ突出するよう複数本支持された第2のプロープカードで、その一端はソケット(31)を介してヒンジ(32)に回転自在に取り

(7)

付けられる。また、上記第2のプローブカード(28)はヒンジ(32)を介して昇降機構(27)に一体的に取り付けられて、第1のプローブカード(21)に対して水平面内のX・Y方向及び上下方向に微調整可能に配設される。(33)は特性検査回路で、第1・2の導電性測子(22)(29)……は夫々のプローブカード(21)(28)上に形成された配線パターン(34)(35)……により導出され、ソケット(24)(31)を介してこの特性検査回路(33)に電気的に接続される。

上述するように構成されたプローブカード(34)では、先ず第1のプローブカード(21)の第1の導電性測子(22)(22)……が所望の素子(2)(2)……の外側領域の電極パッド(9)(9)……に正確に、而も均一な接触圧で接触するよう可動ステージ(3)を水平面内のX・Y方向、θ方向及び上下方向に間欠動させて所望素子(2)(2)……を検査ポジションに移送して位置決めする。次に、この状態で第2のプローブカード(28)の第2の導電性測子(29)

(8)

(29) ……が所望の素子（2）（2）……の内側領域の電極パッド（9）（9）……に正確に、而も上記第1の導電性測子（22）（22）……と同一の接触圧で接触するよ々に第2のプローブカード（28）を第1のプローブカード（21）に対して水平面内のX・Y方向及び上下方向に微調整して位置決めする。そして、このようにして第1・2のプローブカード（21）（28）を夫々単独に位置決めし、複数の素子（2）（2）……の特性検査を一括して行う。

考案の効果

本考案によれば、第1のプローブカードの第1の導電性測子と第2のプローブカードの第2の導電性測子との位置合せや電極パッドに対する接触圧を均一にする等の微調整が容易となると共に、夫々のプローブカードが独立して配設されるので夫々の測子の不具合は夫々のプローブカードを単独に交換することで解消されマインテナンス的に非常に有利である。

4. 図面の簡単な説明

(9)

第1図は本考案に係るプローブカードを示す一部断面部分を含む正面図、第2図は第1図の要部拡大平面図、第3図は従来の半導体ウエハ検査装置を示す平面図、第4図は第3図の要部拡大平面図、第5図は第4図の一部断面部分を含む正面図、第6図は従来の2段式プローブカードを示す平面図、第7図は第6図の一部断面部分を含む正面図である。

- (1) ……半導体ウエハ（ウエハ）、
- (2) ……半導体素子、
- (9) ……電極バッド、
- (21) ……第1のプローブカード、
- (22) ……第1の導電性測子、
- (28) ……第2のプローブカード、
- (29) ……第2の導電性測子、
- (34) ……プローブカード。

实用新案登録出願人 関西日本電気株式会社

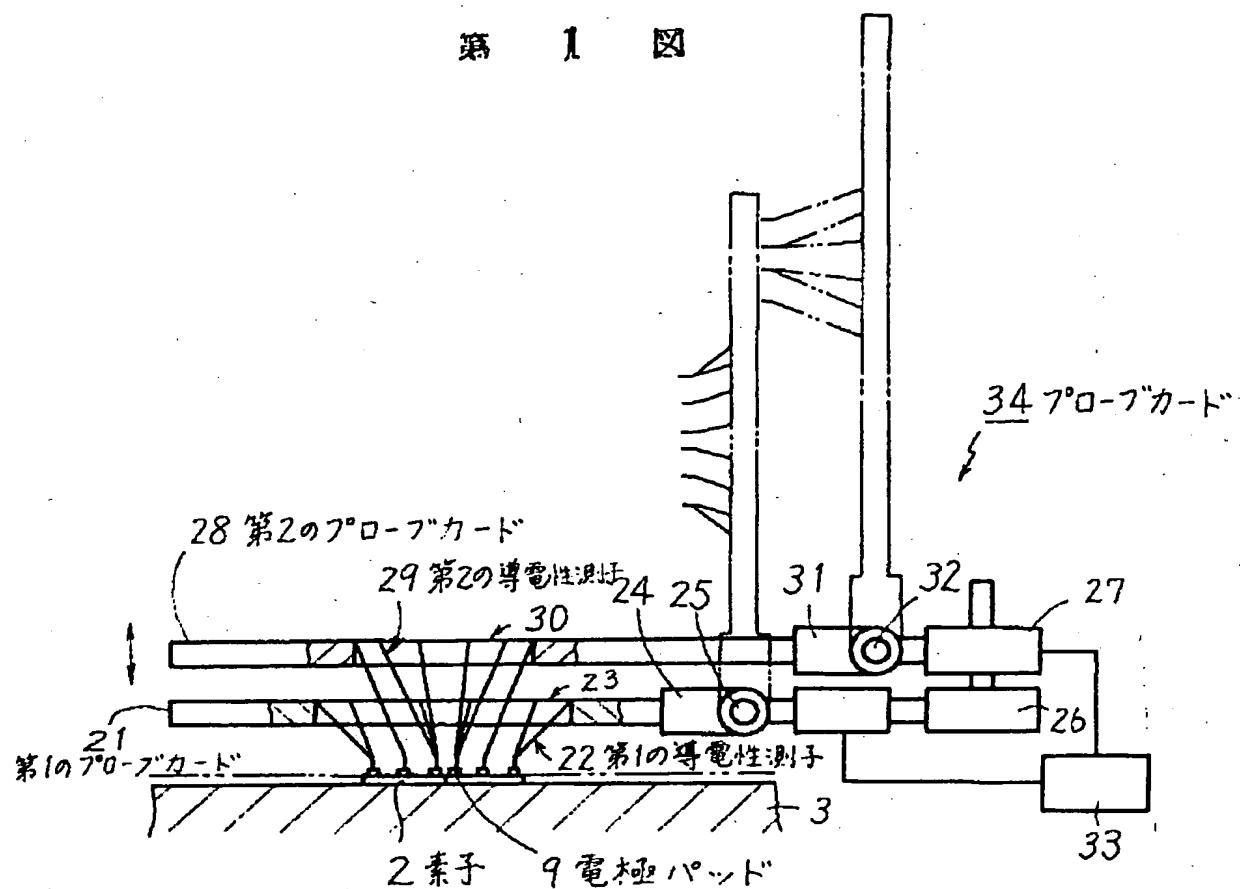
代 理 人 江 原 省 吾



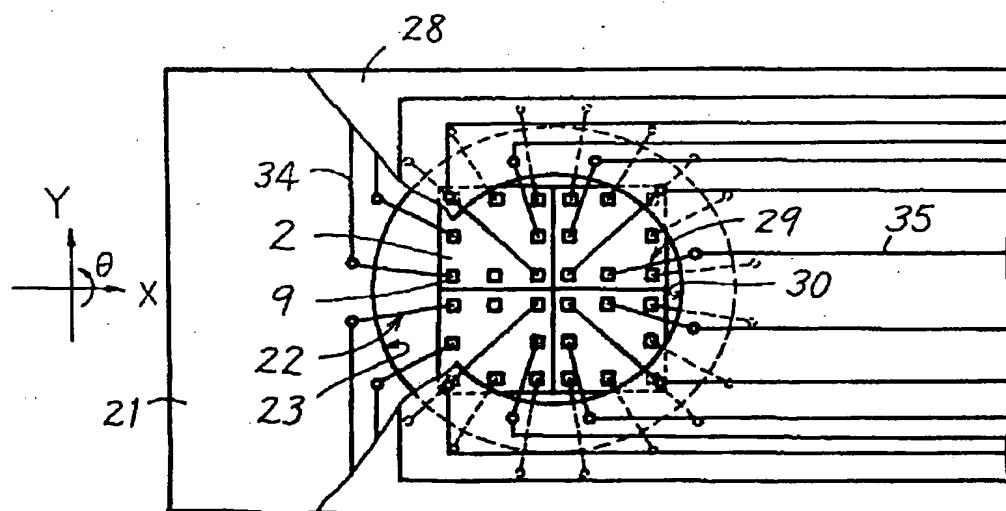
(10)

467

第 1 図



第 2 図



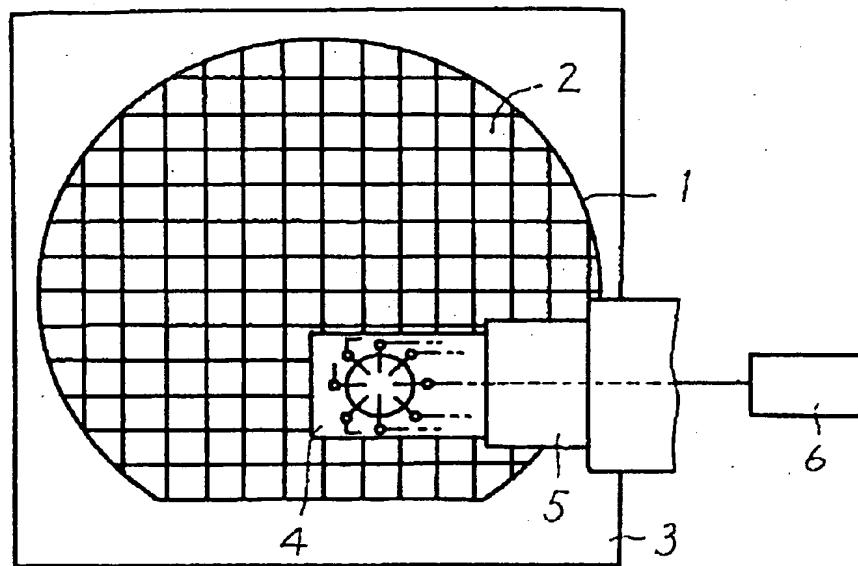
468 実用63-84946

出願人代理人

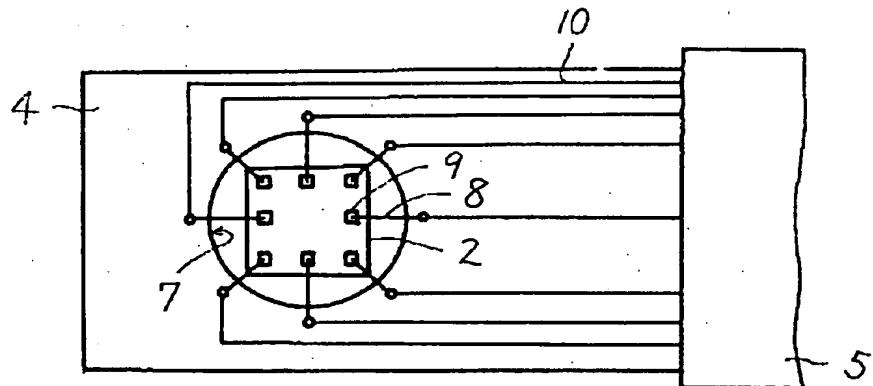
江 原 省 酷



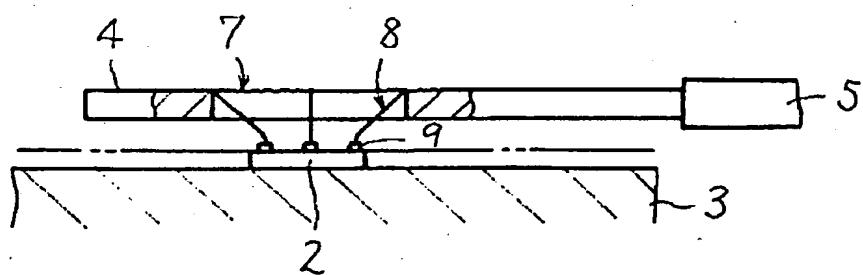
第 3 図



第 4 図



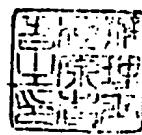
第 5 図



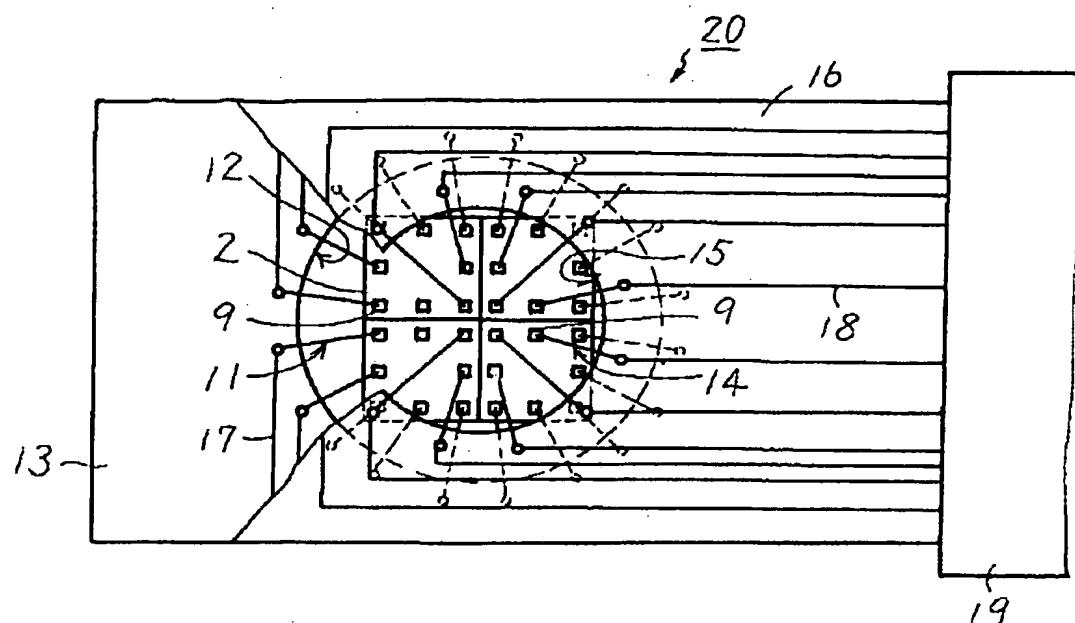
469 實開63-84946

出願人代理人

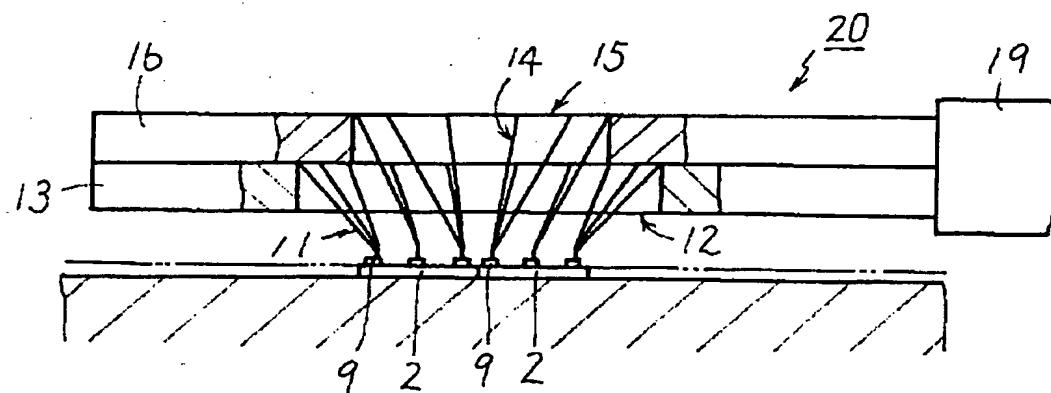
江 原 省 吾



第 8 図



第 9 図



470 久留 63-84946

出願人代理人

江 原 省 吾

